



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **62210861 A**

(43) Date of publication of application: 16 . 09 . 87

(51) Int. Cl. **H02M 3/28**(21) Application number: **61051989**(71) Applicant: **FUJI ELECTRIC CO LTD**

(22) Date of filing: 10 . 03 . 86

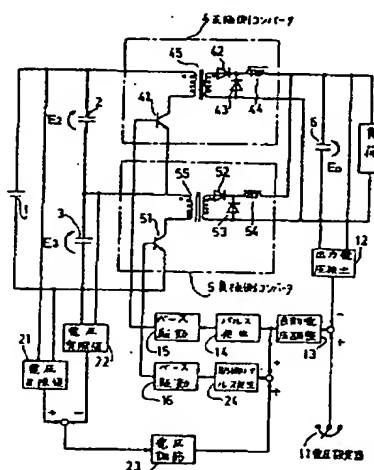
(72) Inventor: **YOSHIKAWA HARUKI**(54) **SERIES OPERATION SYSTEM OF DC-DC CONVERTER**

COPYRIGHT: (C)1987,JPO&Japio

(57) Abstract:

PURPOSE: To eliminate unbalance of input voltage and unbalance of output capacity, by a method wherein voltage adjustment signal in direction to suppress voltage unbalance of an input capacitor is added to signal to control a conduction rate of each DC-DC converter.

CONSTITUTION: Input capacitors 2, 3 are connected in series and DC voltage 1 is divided, and input side of DC-DC converters 4, 5 is separately connected in parallel to each of the capacitors 2, 3. Output side of these capacitors 4, 5 is mutually connected in parallel or in series. Voltage adjustment signal in direction to suppress voltage unbalance of each of the input capacitors 2, 3 is obtained from a voltage expected value detector 21, a voltage actual value detector 22 and a voltage adjuster 23, and added to output of an automatic voltage regulator 13 and supplied to a control pulse generator 24 so as to control the conduction rate of a switching element 51 the DC-DC converter 5.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-210861

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)9月16日

H 02 M 3/28

7829-5H

審査請求 未請求 発明の数 1 (全8頁)

⑮ 発明の名称 DC-DCコンバータの直列運転方式

⑯ 特 願 昭61-51989

⑰ 出 願 昭61(1986)3月10日

⑱ 発 明 者 吉 川 春 樹 川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 出 願 人 富士電機株式会社 川崎市川崎区田辺新田1番1号

⑳ 代 理 人 弁理士 山 口 巖

明 細 書

1. 発明の名称 DC-DCコンバータの直列運転方式

2. 特許請求の範囲

① 複数のコンデンサを直列接続して直流電圧に接続し、スイッチング素子により変圧器1次巻線に印加される直流電圧をオン・オフすることで当該変圧器の2次巻線から整流素子を介して直流電圧を取出すようにしているDC-DCコンバータの入力側を前記各コンデンサのそれぞれに別個に並列に接続するとともに、当該DC-DCコンバータの出力側は相互に直列接続あるいは並列接続し、この出力側電圧を所定値に維持するための自動電圧調整信号を前記各DC-DCコンバータのスイッチング素子に共通に与えてその導通率を調整しているDC-DCコンバータの直列運転方式において、前記直列接続コンデンサに印加されている全電圧から個々のコンデンサが分担すべき電圧目標値を求め、かつ各コンデンサごとにコンデンサ印加電圧の実際値を検出し、前記電圧目標値と任意コンデンサの電圧実際値との偏差を零にする電圧調整

(1)

信号を求めて前記自動電圧調整信号に加算し、前記の任意コンデンサに並列接続されているDC-DCコンバータのスイッチング素子の導通率を上記加算結果にもとづいて調整することを特徴とするDC-DCコンバータの直列運転方式。

3. 発明の詳細な説明

(発明の属する技術分野)

この発明は、直流電圧に対して直列に接続されている複数のDC-DCコンバータの入力電圧の分担を平衡させるDC-DCコンバータの直列運転方式に関する。

(従来技術とその問題点)

直流電源からの直流電圧を、これとは絶縁された所望電圧の直流電圧に変換するのがDC-DCコンバータであって、これには各種の回路がある。

第4図はDC-DCコンバータの各種の例を示す回路図であって、第4図(イ)はフォワード形DC-DCコンバータと称されるもの、第4図(ロ)はフライバック形DC-DCコンバータと称されるもの、第4図(ハ)はブリッジインバータ形DC-DCコンバータ

(2)

と称されるものであるが、負荷が大容量の場合、あるいは直流電源の電圧が高い場合などでは、1組のDC-DCコンバータでは容量あるいは電圧が不足となるので、複数のDC-DCインバータを電源に対して直列に接続して使用することになる。

第5図は2組のDC-DCコンバータを直列接続する場合の主回路接続図であって、入力フィルタコンデンサ2と3とを直列接続したものを直流電源1に接続して電源電圧を分割し、入力フィルタコンデンサ2には符号4なるDC-DCコンバータ（以下では正極側コンバータと呼称する）の入力側を並列に接続し、入力フィルタコンデンサ3には符号5なるDC-DCコンバータ（以下では負極側コンバータと呼称する）の入力側を並列に接続するのであるが、これら正極側コンバータ4の出力側と負極側コンバータ5の出力側とを相互に並列接続したのち、出力コンデンサ6を介して負荷7に変換された直流電力を供給する。ここで正極側コンバータ4と負極側コンバータ5は、たとえば第4図に示す回路構成のDC-DCコンバータが

(3)

スイッチング素子としてのトランジスタ41、整流ダイオード42、逆流ダイオード43、平滑リアクトル44および変圧器45で構成されている。また、スイッチング素子としてのトランジスタ51と整流ダイオード52と逆流ダイオード53と平滑リアクトル54ならびに変圧器55とで構成されている負極側コンバータ5の入力側が入力フィルタコンデンサ3に並列に接続され、これら正極側コンバータ4の出力側と負極側コンバータ5の出力側とが相互に並列接続され、出力コンデンサ6を介して負荷7に直流電力を供給する。

第6図に示す従来例回路では直流電源1の電圧Eの変動に対し、負荷7に与えられる出力電圧E_oが常に一定値を維持するように正極側コンバータ4のトランジスタ41および負極側コンバータ5のトランジスタ51の導通率を調節するのであるが、その制御回路は電圧設定器11、出力電圧検出器12、自動電圧調整器13、パルス発生回路14およびベース駆動回路15と16とで構成されていて、電圧設定器11で設定する電圧と出力電圧検出器12で検出さ

(5)

使用される。

ところで第5図に示すように複数のDC-DCコンバータの入力側を電源に対して直列に接続して使用する場合、各DC-DCコンバータの制御パルス幅に存在する差異に起因してそれぞれの入力フィルタコンデンサの電圧に不平衡を生じ、従ってそれぞれのDC-DCコンバータの出力容量にアンバランスを生じるという欠点がある。

第6図は2組のフオワード形DC-DCコンバータをその入力側で直列接続して運転する従来例を示す回路図であって、この第6図により上述のアンバランスが生じる理由を以下に説明する。ただしフオワード形DC-DCコンバータの回路構成とその動作は周知であることから、これらの詳細説明は省略する。

第6図において、入力フィルタコンデンサ2と3とが直列に接続されており、この直列回路に直流電源1が接続されている。入力フィルタコンデンサ2には正極形コンバータ4の入力側が並列に接続されているが、この正極側コンバータ4はス

(4)

れる出力電圧E_oとの偏差を自動電圧調整器13に与えると、この自動電圧調整器13はその入力偏差を零にする制御信号をパルス発生回路14に出力する。パルス発生回路14は自動電圧調整器13からの出力に対応して変化する制御パルス信号を発生し、ベース駆動回路15はこの制御パルス信号を増幅してトランジスタ41を駆動し、同時にベース駆動回路16も制御パルス信号を増幅してトランジスタ51を駆動する。かくしてトランジスタ41と51は上述の制御回路からの信号によりオン・オフ制御されてその導通率を制御し、出力電圧E_oを電圧設定器11で設定している電圧に一致させるように動作する。

ところでベース駆動回路15、16にはそれぞれ固有の動作遅れがあり、またトランジスタ41、51もそれぞれにターンオフ時のストレージ時間などが存在するために、パルス発生回路14が出力する制御パルス信号幅αに対して、トランジスタ41、51の実効の導通率はこのαよりも大となる。さらにベース駆動回路15と16との間には動作遅れ時間によるばらつきがあり、またトランジスタ41と51との間

(6)

にもストレージ時間のばらつきがあるため、トランジスタ41の導通率 α_1 とトランジスタ51の導通率 α_2 との間には 4α なる差異を生じることとなる。

第7図は第6図に示す従来例回路において制御パルス信号に対するトランジスタの導通率をあらわした動作波形図であって、第7図(ハ)はパルス発生回路14から出力される制御パルス信号の波形を、第7図(ヘ)はトランジスタ41を流れる電流 I_{4A} の波形を、第7図(ニ)はトランジスタ51を流れる電流 I_{5A} の波形をそれぞれがあらわしており、この第7図から明かなように、トランジスタ41と51がオンしている期間は制御パルス信号よりも長く、かつ両者の時間区には 4α なる差異がある。

第8図は第7図に示すような導通率差異があるときに第6図に示す従来例回路の動作をあらわした動作波形図であって、第8図(ハ)は正極側コンバータ4の動作を示すもので、トランジスタ41の電流波形 I_{4A} が突端で、また平滑リアクトル44を流れる電流波形 I_{4A} が破線で描かれている。また第8図(ニ)は負極側コンバータ5の動作を示すもので、ト

(7)

電荷量と、トランジスタ51の電流 I_{5A} による電荷量とでは 4α に相当する斜線分だけ負極側コンバータ5の方が多くなる。ここで各部分の電流は下記の(1)式に示す関係にある。

$$I_{1A} = I_{2A} + I_{4A} - I_{3A} + I_{5A} \quad \dots\dots\dots (1)$$

ただし I_{1A} は入力電流の平均値、 I_{2A} は入力フィルタコンデンサ2の電流平均値、 I_{3A} は入力フィルタコンデンサ3の電流平均値、 I_{4A} はトランジスタ41の電流平均値、 I_{5A} はトランジスタ51の電流平均値である。

前述したように $I_{4A} < I_{5A}$ であることから $I_{2A} > I_{3A}$ となることが(1)式から導かれる。このことは入力フィルタコンデンサ2の充電電荷量が入力フィルタコンデンサ3のそれよりも大であることを示しており、結局第7図に示す導通率の差 4α により入力フィルタコンデンサ2の電圧 E_2 の方が電圧 E_3 よりも高くなり、電圧分担が不平衡になることを示している。

このような初期状態から過渡状態を経て定常状態におちついたところが第8図の右側に図示され

(9)

ランジスタ51の電流波形 I_{5A} が突端で、平滑リアクトル54を流れる電流波形 I_{5A} が破線で描かれている。また第8図においては初期状態の動作波形が左側に、定常状態における動作波形が右側に図示されている。

トランジスタ41と51との導通率に第7図に示すように 4α の差がある場合の動作を第6図と第8図にもとづき、以下に説明する。なお説明を簡単にするために、変圧器45、55それぞれの1次巻線と2次巻線との巻数比はいずれも1対1であるものとする。また I_{4A} 、 I_{5A} はトランジスタ41と51の電流を、 I_{4A} 、 I_{5A} は平滑リアクトル44、54の電流をあらわし、 I_{4A} と I_{5A} は平滑リアクトル44、54を流れる電流 i_{4A} 、 i_{5A} の平均値をあらわしている。

入力フィルタコンデンサ2の電圧 E_2 と入力フィルタコンデンサ3の電圧 E_3 の電圧が等しく、トランジスタ41と51の初期電流が等しい場合を初期状態とすると、第8図の初期状態のところで図示のように、それぞれのトランジスタの導通率が同一でないことから、トランジスタ41の電流 I_{4A} による

(8)

ている。この定常状態では両入力フィルタコンデンサ2と3の電圧は前述したように $E_2 > E_3$ であったこの電圧は一定している。よってこれら入力フィルタコンデンサ2、3の電流の平均値は下記の(2)式の関係にある。

$$I_{2A} - I_{3A} = 0 \quad \dots\dots\dots (2)$$

この(2)式と(1)式とから(3)式が得られる。

$$I_{1A} = I_{4A} - I_{5A} \quad \dots\dots\dots (3)$$

すなわち定常状態においてはトランジスタ電流 I_{4A} と I_{5A} それぞれの平均値(第8図定常状態に図示の斜線部の面積)は等しい。このことから下記の(4)式の関係が得られる。

$$I_{4A} \cdot \alpha_1 = I_{5A} \cdot \alpha_2 \quad \dots\dots\dots (4)$$

ここで α_1 、 α_2 はそれぞれトランジスタ41、51の導通率であり、 I_{4A} は平滑リアクトル44の平均電流すなわち正極側コンバータ4の出力電流であり、 I_{5A} は平滑リアクトル54の平均電流すなわち負極側コンバータ5の出力電流である。

正極側コンバータ4の出力容量を W_1 、負極側コンバータ5の出力容量を W_2 とすると、

(10)

$$W_1 = I_{6A} \cdot E_0 \dots\dots\dots (5)$$

$$W_2 = I_{7A} \cdot E_0 \dots\dots\dots (6)$$

(4)式、(5)式、(6)式から下記の(7)式が得られる。

$$\frac{W_1}{W_2} = \frac{I_{6A} \cdot E_0}{I_{7A} \cdot E_0} = \frac{I_{6A}}{I_{7A}} = \frac{\alpha_2}{\alpha_1} \dots\dots\dots (7)$$

すなわち両コンバータ4と5の出力容量の不平衡はそれぞれのトランジスタ41と51の導通率で定まることがわかる。そこで上記の各式を用いて入力電圧の不平衡を求めると

$$\frac{E_2}{E_1} = \frac{W_1/I_{2A}}{W_2/I_{1A}} \dots\dots\dots (8)$$

ここで $I_{2A} = I_{1A}$ なる関係があることから下記の(9)式が得られる。

$$\frac{E_2}{E_1} = \frac{W_1}{W_2} = \frac{\alpha_2}{\alpha_1} \dots\dots\dots (9)$$

すなわちトランジスタ41と51の導通率がそれぞれ α_1 と α_2 であるならば、入力フィルタコンデンサ2と3の電圧の比 E_2/E_1 、ならびに正極側コンバータ4の出力容量と負極側コンバータ5の出力容量との比 W_1/W_2 はそれぞれ α_1/α_2 に反比例して

(11)

容量の不平衡を解消できるDC-DCコンバータの直列運転方式を提供することを目的とする。

〔発明の要点〕

この発明は、入力電圧をコンデンサで分割し、それぞれのコンデンサDC-DCコンバータの入力側を並列に接続するとともにその出力側同士を直列または並列に接続して運転する場合に、上述の各コンデンサが分担すべき電圧を定めておき、任意のコンデンサの実際の電圧との間にアンバランスを生じたとき、この電圧アンバランスを修正する方向に動作する調節信号を発生させ、前記の任意コンデンサに並列接続されたDC-DCコンバータでは自動電圧調節信号に応じて動作する制御パルス発生回路に上述の電圧アンバランスを修正する調節信号を加算入力させることにより、当該DC-DCコンバータの制御パルス幅を制御してそのトランジスタの導通率が他のトランジスタの導通率と同じになるようにして入力コンデンサ電圧の不平衡やDC-DCコンバータ出力容量の不平衡を解消しようとするものである。

(13)

いることがわかる。

それ故この導通率 α_1 と α_2 の差が大きいと、入力フィルタコンデンサ2と3の電圧の不平衡が大となり、コンデンサ電圧の高い方に接続されているDC-DCコンバータに用いられる半導体素子の電圧負荷が厳しくなるので、この電圧不平衡分を考慮して入力フィルタコンデンサや半導体素子ならびに周辺機器には高耐圧のものを選定することになり、これが装置の大形化や価格の上昇をまねく欠点がある。さらに導通率の差異に起因して各DC-DCコンバータの出力容量の不平衡も大となり、出力容量が大となる方のDC-DCコンバータに使用する各種半導体素子、変圧器、平滑リアクトルなどは、不平衡がないときに比して大きな電流容量のものが必要になるばかりでなく発生損失も大となり、このためにも装置の大形化・高価格化をもたらす欠点を有する。

〔発明の目的〕

この発明は、複数のDC-DCコンバータを直列接続して使用する場合の入力電圧の不平衡や出力

(12)

〔発明の実施例〕

第1図は本発明の実施例を示す回路図であって、2組のフォワード形DC-DCコンバータの入力側を直列に接続し、出力側は並列接続して運転する場合を示している。すなわち入力フィルタコンデンサ2と3とを直列に接続して直流電源1の電圧を分割し、トランジスタ41と整流ダイオード42と逆流ダイオード43と平滑リアクトル44と変圧器45とで構成された正極側コンバータ4の入力側を入力フィルタコンデンサ2に並列に接続し、同様にトランジスタ51、整流ダイオード52、逆流ダイオード53、平滑リアクトル54ならびに変圧器55で構成された負極側コンバータ5の入力側を入力フィルタコンデンサ3に並列接続するとともに両コンバータ4と5の出力側は相互に並列接続し、出力コンデンサ6を介して負荷7に変換された直流電力を供給するようにしているのは前述の従来例回路(第6図参照)の場合と同じである。また出力電圧を設定する電圧設定器11、出力電圧 E_0 を検出する出力電圧検出器12、これら設定電圧と検出電

(14)

圧との偏差を入力してこの入力偏差を零にする制御信号を出力する自動電圧調整器13を備えていることも第8図に示す従来例回路と同じであるから、これらの動作についての説明は省略する。

本発明においては入力フィルタコンデンサの全電圧から個々のコンデンサが分担すべき電圧の目標値を抽出する電圧目標値抽出器21と、任意の入力フィルタコンデンサ（第1図に示す実施例回路では負極側にある符号3なる入力フィルタコンデンサ）の電圧の実際値を抽出する電圧実際値抽出器22を備えていて、この電圧目標値と電圧実際値との偏差を電圧調整器23に入力させることにより、この電圧調整器23からは入力偏差を零にする制御信号を出力させ、この制御信号と自動電圧調整器13からの出力信号とを加算したものを任意の、すなわち符号3なる入力フィルタコンデンサに並列接続されている負極側コンバータ5の制御パルス信号を発生させる制御パルス発生回路24に入力させて、負極側コンバータ5のトランジスタ51の導通率を変化させるようにしている。

(15)

すなわち入力フィルタコンデンサ3の電圧 E_3 を増大させる方向の電圧 $-dV$ を発生する。それ故制御パルス発生回路24に入力する信号は自動電圧調整器13の出力よりも dV だけ小となるので、この制御パルス発生回路24が出力するパルス幅は、自動電圧調整器13の出力がそのまま入力されるパルス発生回路14から出力されるパルス幅よりも小となり、従ってトランジスタ41に流れる電流波形 i_{L1} と、トランジスタ51に流れる電流波形 i_{L2} とが等しくなる方向に制御され、この両電流波形 i_{L1} と i_{L2} が等しくなったとき両入力フィルタコンデンサ電圧 E_2 と E_3 とは等しくなる。両電圧 E_2 と E_3 とが等しくなれば電圧調整器23に入力する偏差は零となり、この電圧調整器23は入力偏差が零になった時点における出力を保持しつづけることとなる。

上述の動作により制御パルス発生回路24が出力するパルス幅は短縮されるので、出力電圧 E_0 はその分だけ減少することになるが、この出力電圧 E_0 の減少は電圧設定器11が設定する電圧との偏差となって自動電圧調整器13の出力を増大させること

(17)

すなわち入力フィルタコンデンサ2の電圧は E_2 、入力フィルタコンデンサ3の電圧は E_3 であるから全電圧は $E_2 + E_3$ であり、従ってそれぞれの入力フィルタコンデンサが分担すべき電圧目標値は $(E_2 + E_3)/2$ であって、電圧目標値抽出器21はこの電圧目標値 $(E_2 + E_3)/2$ を抽出する。一方電圧実際値抽出器22は符号3なる入力フィルタコンデンサの電圧 E_3 を抽出している。ここでトランジスタ41の導通率 α_1 とトランジスタ51の導通率 α_2 とは前述の従来例回路での説明の同様に $d\alpha$ なる差があつて $\alpha_2 > \alpha_1$ であるとするならば、(9)式から $E_2 > E_3$ となる。すなわち符号2なる入力フィルタコンデンサの電圧の方が大となる。かくして電圧目標値抽出器21が抽出する電圧目標値 $(E_2 + E_3)/2$ と電圧実際値抽出器22が抽出する電圧実際値 E_3 との大小関係は(10)式となる。

$$\frac{E_2 + E_3}{2} > E_3 \quad (10)$$

電圧調整器23は(10)式の左辺と右辺との偏差を入力して、この入力偏差を零にする制御信号、す

(16)

により、自動的に補償される。

第2図は第1図に示す実施例回路における各部の動作をあらわした動作波形図であつて、第2図(a)は自動電圧調整器13の出力を、第2図(b)は制御パルス発生回路24の入力を、第2図(c)はパルス発生回路14の出力を、第2図(d)は制御パルス発生回路24の出力を、第2図(e)はトランジスタ41を流れる電流波形 i_{L1} を、第2図(f)はトランジスタ51を流れる電流波形 i_{L2} をそれぞれがあらわしている。またこの第8図の左側は初期状態での動作波形を、右側は定常状態での動作波形をそれぞれが示している。

この第2図であきらかなように、当初は自動電圧調整器13からの出力によりパルス発生回路14と制御パルス発生回路24はともに α なる幅のパルス信号を出力するのであるが、ターンオフ時のストレージ時間のばらつきなどにより、トランジスタ41の導通率は α_1 に、トランジスタ51の導通率は α_2 に増大し、両導通率には $d\alpha$ なる差を生じている。そのためにそれぞれの入力フィルタコンデンサに

(18)

圧が不平衡となるが、この不平衡分を電圧調整器23に輸入させて、自動電圧調整器13の出力にこの電圧調整器23の出力である $-dV$ を加算したものを制御パルス発生回路24の入力とする(第2図(イ)参照)ことにより、この制御パルス発生回路24が出力するパルス幅は、パルス発生回路14が出力するパルスの幅より d だけ小さくなるのでトランジスタ41と51の導通率は等しくなり、従って入力フィルタコンデンサ2と3の電圧 E_a と E_b との不平衡は解消できる。なおこのとき出力電圧 E_o が低下するのを補償するべく自動電圧調整器13の出力は初期状態のときよりも増大しており、従ってパルス発生回路14が出力するパルスの幅は、初期状態におけるパルス幅 α よりも大となる。

なお、第1図に示す本発明の実施例回路では、電圧突減値検出器22を電圧が低下する側の入力フィルタコンデンサ3に設けてその電圧を検出するようにしているが、これとは逆に電圧が上昇する符号2なる入力フィルタコンデンサ側に設け、電圧調整器23の出力を制御パルス発生回路24の入力

(19)

として直流電圧を分割し、各コンデンサに別個にDC-DCコンバータの入力側を並列接続するとともに、これらコンバータの出力側は相互に並列接続あるいは直列接続して構成されている装置を適応するにあたって、各入力コンデンサの電圧アンバランスを抑制する方向の電圧調節信号を各DC-DCコンバータの導通率を制御する信号に加算することにより各DC-DCコンバータのスイッチング素子の導通率を等しくして入力コンデンサの電圧アンバランスとDC-DCコンバータの出力容量アンバランスを解消させることができるので、このようなアンバランスが存在していた従来の装置にくらべて、DC-DCコンバータに使用する機器や半導体素子の耐電圧や電流容量を低減させることができるので、装置の小形化と価格を低減できる効果が得られる。

4. 図面の簡単な説明

第1図は本発明の実施例を示す回路図であり、第2図は第1図に示す実施例回路における各部の動作をあらわした動作波形図、第3図は2石式

(21)

倍号に加算するような構成にしても同様の効果を発現するのはもちろんである。さらに本発明の実施例回路は2組のDC-DCコンバータの入力側は直列接続、出力側は並列接続の場合で説明しているが、より多数のDC-DCコンバータの入力側を直列接続した場合でも本発明の主旨は適用できるし、これらコンバータの出力側を直列接続した場合でも本発明の主旨が適用できる。

第3図は2石式DC-DCコンバータの一例を示す回路図であって、第3図(イ)は2石式フォワード形DC-DCコンバータを、第3図(ロ)は2石式フライバック形DC-DCコンバータをそれぞれが示している。

本発明では、この第3図に示す2石式DC-DCコンバータにも適用できるし、スイッチング素子としてトランジスタ以外の半導体スイッチ素子たとえばゲートターンオフサイリスタなどを使用できることは勿論である。

(発明の効果)

この発明によれば、入力コンデンサを直列に接

(20)

DC-DCコンバータの一例を示す回路図である。

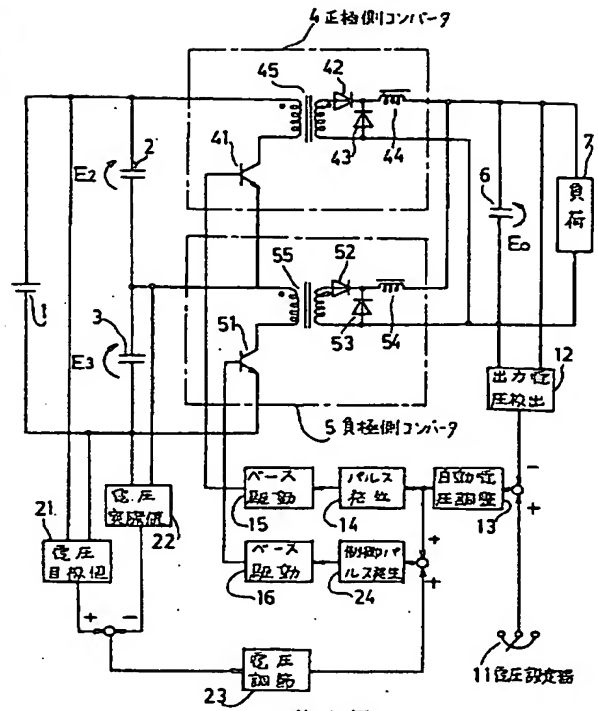
第4図はDC-DCコンバータの各組の例を示す回路図であり、第5図は2組のDC-DCコンバータを直列接続する場合の主回路接続図、第6図は2組のフォワード形DC-DCコンバータをその入力側で直列接続して適応する従来例を示す回路図、第7図は第6図に示す従来例回路において制御パルス信号に対するトランジスタの導通率をあらわした動作波形図であり、第8図は第7図に示すような導通率差異があるときに第6図に示す従来例回路の動作をあらわした動作波形図である。

1…直流電源、2、3…入力フィルタコンデンサ、4…正極側コンバータ、5…負極側コンバータ、6…出力コンデンサ、7…負荷、11…電圧設定器、12…出力電圧検出器、13…自動電圧調整器、14…パルス発生回路、15、16…ベース駆動回路、21…電圧目標値検出器、22…電圧突減値検出器、23…電圧調整器、24…制御パルス発生回路、41,51…スイッチング素子としてのトランジスタ、42,52…整流ダイオード、43、53…逆流ダイオード、44

(22)

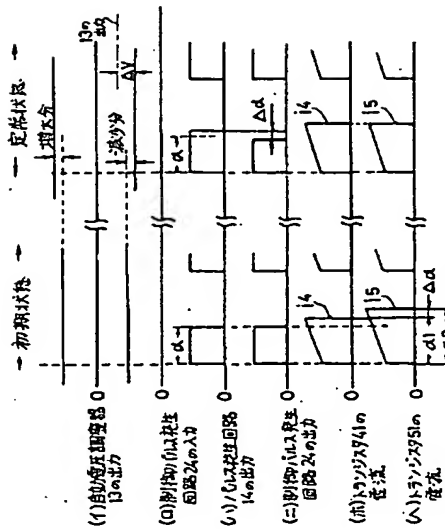
54…平滑リアクトル、45、55…変圧器。

発明人 山 口

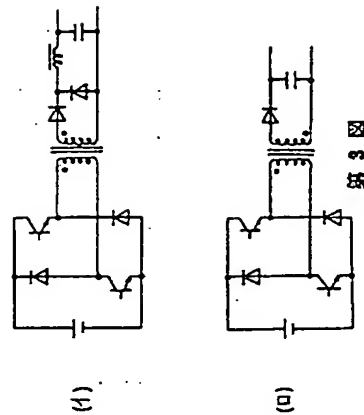


第 1 図

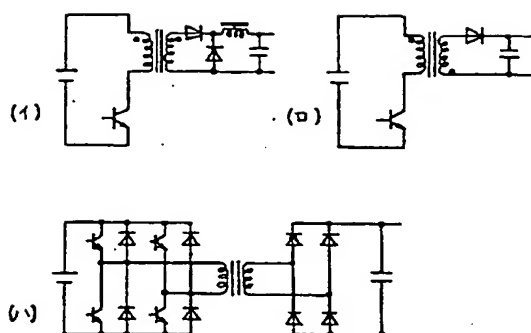
(23)



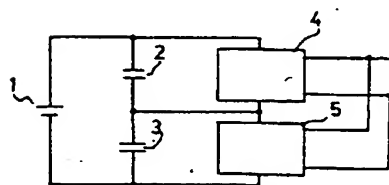
第 2 図



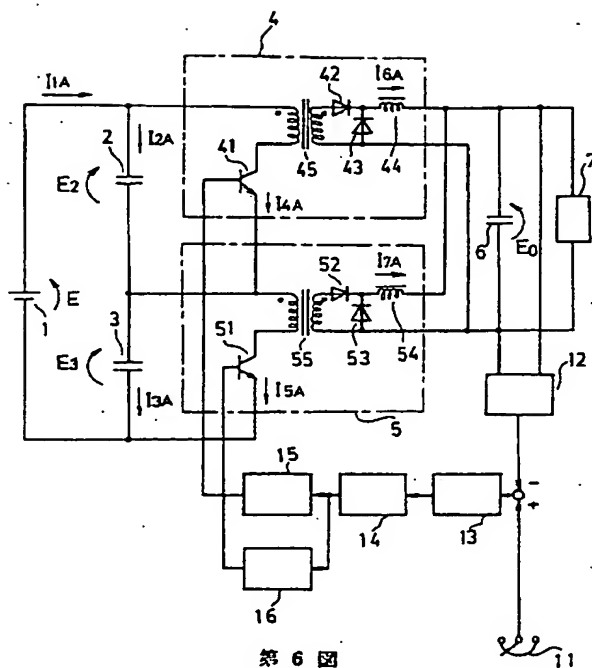
第 3 図



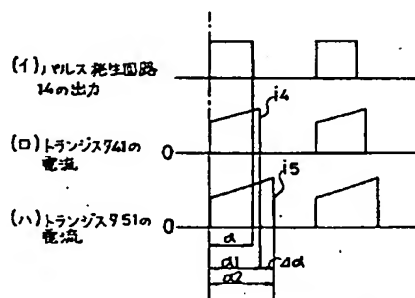
第 4 図



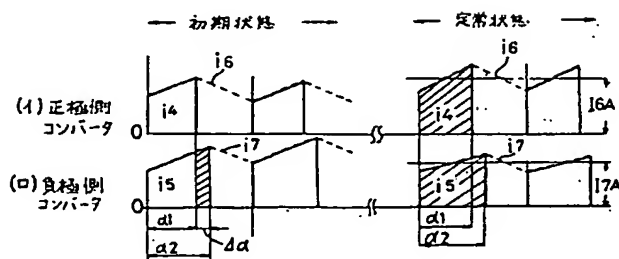
第 5 図



第 6 図



第 7 図



第 8 図